

memoria, come visto per la riduzione del modulo di conteggio in un contatore binario. Questo approccio comporta l'utilizzo di molti elementi circuitali, e non viene in genere utilizzato per questo tipo di contatore.

Il metodo più economico per ridurre il modulo di conteggio è quello di modificare il bit di ingresso di un unico flip flop (ad esempio il primo), inserendo una rete che opera in parallelo a quella lineare, e impone il valore logico opposto a quello definito dalla retroazione.

Ad esempio, per ricavare un contatore per 12 è necessario utilizzare un contatore per 15 (quindi 4 flip flop) e cercare due stati che differiscano solo per il primo bit e che siano distanti 3 stati ( $15 - 12 = 3$ , in Figura 56 si identificano gli stati SI ed SN). Per modificare la sequenza di conteggio occorre un decodificatore che deve identificare lo stato precedente al salto (SH) e generare il primo bit dello stato SN. In questo modo, mentre la rete di retroazione genera un '1', il circuito di decodifica genera uno '0', che deve diventare ingresso per lo shift register, come mostrato in Figura 57.a: la rete modificata passa dallo stato "0011" (SH) allo stato "0001" (SN) e il contatore percorre un ciclo composto da 12 stati. Il circuito comprensivo della decodifica dello stato trappola è mostrato in Figura 57.b.

	$x$	$x^2$	$x^3$	$x^4$
SA	1	1	1	1
SB	0	1	1	1
SC	1	0	1	1
SD	0	1	0	1
SE	1	0	1	0
SF	1	1	0	1
SG	0	1	1	0
SH	0	0	1	1
SI	1	0	0	1
SL	0	1	0	0
SM	0	0	1	0
SN	0	0	0	1
SO	1	0	0	0
SP	1	1	0	0
SQ	1	1	1	0



Figura 56. Identificazione degli stati per progettare il salto di conteggio.