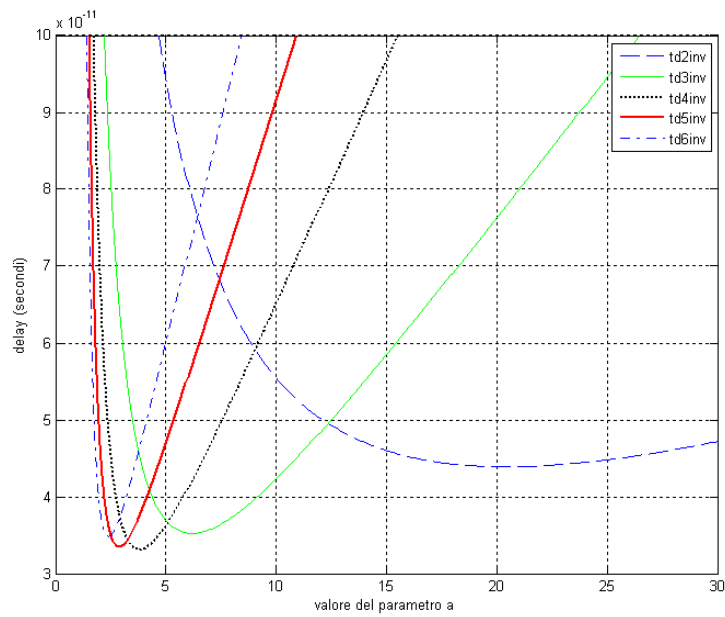
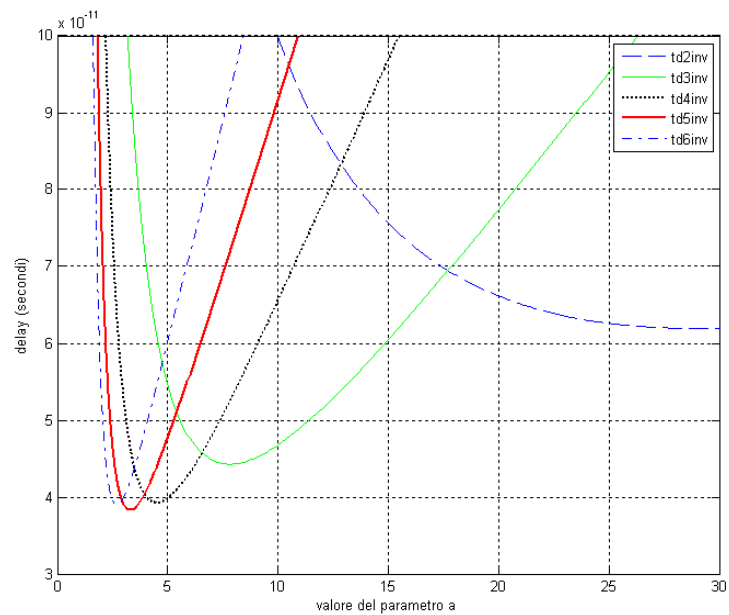


**Figura 28.** Andamento dei tempi di ritardo associati a INV1 (td1, linea con puntini), a INV2 (td2, linea sottile) e alla cascata delle due porte (td = td1 + td2, linea spessa).



**Figura 30.** Andamento dei tempi di ritardo associati a una catena di inverter posti in cascata al variare del parametro  $a$  nel caso  $C_L = 0.5$  pF.



**Figura 31.** Andamento dei tempi di ritardo associati a una catena di inverter posti in cascata al variare del parametro  $a$  nel caso  $C_L = 1$  pF.