

Indice	I
Introduzione	V
Capitolo 1 Esperienze di elettronica circuitale digitale	
1.0 Introduzione	1
1.1 La famiglia logica CMOS4000B e CMOS4000UB	2
1.1.1 Esempio: lettura di un <i>datasheet</i>	4
1.2 Invertitore	5
1.2.1 Visualizzazione della caratteristica di trasferimento statica e misura dei margini effettivi di rumore.	5
1.2.1.1 Costruzione dell'esperimento	5
1.2.1.2 Misura della corrente di corto circuito	6
1.2.1.3 Visualizzazione della caratteristica di trasferimento mediante oscilloscopio	6
1.2.1.4 Verifica del comportamento del circuito in caso di presenza di un carico resistivo	7
1.2.1.5 Buffer	7
1.2.2 Tempi di risposta	8
1.2.2.1 Esperimento proposto	8
1.2.2.2 Visualizzazione dell'effetto della resistenza di alimentazione finita	9
1.3 Ring Oscillator	10
1.3.1 Calcolo del periodo di oscillazione	10
1.3.2 Simulazione del circuito	10
1.3.3 Costruzione dell'esperimento	12
1.3.3.1 Misura del periodo	12
1.3.4 Modifiche al circuito	13
1.3.4.1 Disaccoppiamento dal carico	13
1.3.4.2 Interruzione dell'oscillazione	15
1.4 Appendice A: <i>Datasheet</i> CD4049UBC	16
1.4.1 <i>Datasheet</i> Fairchild	16
1.4.2 <i>Datasheet</i> National Semiconductor	20
1.4.3 <i>Datasheet</i> Texas Instruments	23
1.5 Appendice B: <i>Datasheet</i> HCF4049UBC	28
1.5.1 <i>Datasheet</i> STMicroelectronics	28

Capitolo 2 Software per la progettazione assistita al calcolatore

2.0	Introduzione	33
2.1	Progettazione di un sistema	34
2.1.1	Livelli di astrazione	36
2.2	Strategie di progettazione	39
2.2.1	Regole per la progettazione strutturata	39
2.2.1.1	Esempio: Sommatore per parole di lunghezza pari a N bit	40
2.2.1.2	Esempio: Stesura di programmi in un linguaggio di programmazione	42
2.2.1.3	Esempio: Realizzazione di un qualsiasi oggetto	42
2.3	Programmi di simulazione	43
2.3.1	Simulazione <i>timing</i>	43
2.3.1.1	Simulazione <i>switch-level</i>	43
2.3.2	Simulazione logica	44
2.3.3	Simulazione <i>mixed mode</i>	45
2.4	Rappresentazione comportale e simulazione ad eventi	46
2.4.1	Problemi nell'utilizzo di un linguaggio standard di programmazione	46
2.4.2	Simulatore ad eventi	48
2.4.2.1	Esempio di simulazione ad eventi su una rete combinatoria	49
2.4.2.2	Esempio di simulazione ad eventi: <i>shift register</i>	51
2.4.3	Il VHDL	52
2.5	La sintesi automatica dal dominio comportamentale al dominio strutturale	54
2.5.1	Descrizione RTL (<i>Register Transfer Language</i>)	54
2.5.2	Traduzione in un circuito logico ed ottimizzazione	55
2.5.3	La verifica	56
2.6	La sintesi automatica dal dominio strutturale al dominio fisico	57
2.6.1	Generazione automatica del <i>layout</i> : <i>layout</i> di una cella	57
2.6.1.1	<i>Stick-diagram</i>	57
2.6.1.2	Grafi di Eulero	58
2.6.1.3	Esempio di <i>layout</i>	59
2.6.2	<i>Placement</i>	62
2.6.2.1	<i>Simulated annealing</i>	62
2.6.3	<i>Routing</i>	66
2.6.3.1	<i>Channel routing</i>	66
2.6.3.2	<i>Maze routing</i>	73
2.6.4	Programmi di verifica del <i>layout</i>	75
2.7	Descrizione del flusso di progettazione	76
	Esercizi	77

Capitolo 3 Appunti VHDL

3.0	Introduzione	93
3.1	Elementi fondamentali nella descrizione di un sistema	94
3.1.1	Entity	94
3.1.2	Architecture	95
3.1.2.1	Behavioral description (rappresentazione o modello comportamentale)	96
3.1.2.2	Component instantiation (rappresentazione o modello strutturale)	96
3.1.3	Esempi di come un full adder possa essere descritto in modi diversi	97
3.1.3.1	Descrizione concorrente (esempio di descrizione comportamentale)	97
3.1.3.2	Descrizione structural (esempio di descrizione strutturale)	97
3.1.4	Testbench per il full adder	99
3.2	Process	102
3.2.1	Alcune istruzioni da utilizzare all'interno di un process	102
3.2.1.1	IF	102
3.2.1.2	CASE	103
3.2.1.3	LOOP	103
3.2.1.4	WAIT	103
3.2.2	Esempi di reti descritte mediante process	104
3.2.2.1	Descrizione sequenziale_1 di un full adder	104
3.2.2.2	Descrizione sequenziale_2 di un full adder	105
3.2.2.3	Descrizione di un Flip flop di tipo D positive edge triggered	107
3.3	Tipi di oggetti:	112
3.3.1	Signal	112
3.3.2	Variable	112
3.3.3	Constants	113
3.3.3.1	Esempio: utilizzo di variabili e segnali all'interno di un process	113
3.3.3.2	Esempio: descrizione comportamentale di un Ripple Carry Adder	115
3.4	Tipi di dati	117
3.4.1	Scalar Type	117
3.4.2	Composite Type	117
3.5	Espressioni, operatori ed attributi	119
3.6	VHDL e sintesi	120
3.6.1	Positive Edge triggered flip flop	120
3.6.2	PIPO register	121
3.6.3	Shift register	122
3.6.4	Flip flop con enable	123
3.6.5	Flip flop toggle	124
3.6.6	Contatore binario sincrono in avanti	125
3.6.7	Contatore binario sincrono avanti/indietro	126

3.7 Appendice I: le librerie	128
3.7.1 std_logic_1164	128
3.7.1.1 std_ulogic type	129
3.7.1.2 std_logic type	129
3.7.1.3 std_ulogic_vector type e std_logic_vector type	129
3.7.1.4 Le funzioni in std_logic_1164	130
3.7.2 std_logic_arith	130
3.7.2.1 unsigned type	130
3.7.2.2 signed type	130
3.7.2.3 arithmetic functions: +, -, *	130
3.7.2.4 comparison functions	131
3.7.2.5 Operazioni di shift	131
3.7.2.6 Le funzioni in std_logic_arith	132
3.7.3 std_logic_unsigned	132
3.7.4 std_logic_signed	132
Esercizi	133